Sistemet Elektronike

Lab. 5: Numrator me 3 bit asinkron

|  |
| --- |
| Piro Gjikdhima |
| Inxhinieri Informatike - II B |
| Tiranë më: 21/05/2024 |
| Fakulteti i teknologjisë së informacionit | Universiteti Politeknik i Tiranës |
|  |

# Numrator asinkron

Ndërtoni në Multisim qarkun e paraqitur në figurën 1.



Fig. 1:Numrator asinkron me 3 bit me komandë RESET (clear)

Në këtë laborator do të analizojmë përdorimin e Flip-Flop të tipit JK për ndërtimin e një numratori asinkron me tre bit. Për këtë qëllim është përdorur një model real i Flip-Flopit JK dhe në vecanti modeli 74HC76N[[1]](#footnote-1), i cili ka edhe komandën *Clear* edhe atë *Preset*.

# Numrator në rritje apo në zbritje?

Analizoni qarkun e paraqitur në figurën 1 për të vlerësuar efektin numërues.

Simulate -> Analyses and Simulation -> Transient -> “Zgjedhja e parametrave si më poshtë” -> Run

* Analysis parameters -> Start time: 0; End time: 0.01
* Output -> Selected variables for analysis: -> Digital graph: -> D(du3.1clk); D(du3.1q); D(du3.2q); D(du4.1q); D(du3.not1clr)[[2]](#footnote-2)

Kryeni analizën me çelsin “*Space*” në pozicion që linja *CLRnot* të jetë: a) e lidhur me tokën dhe b) e lidhur me VDD. Cili është qëllimi i përdorimit të kësaj komande dhe në cilën gjëndje duhet të jetë që qarku të punojë si numërues (*active HIGH* apo *active LOW*)?

|  |
| --- |
| Ne rastin kur “Space” eshte i lidhur me token te gjitha daljet i kemi 0,sepse kemi kalimin e clear ne 0. Ne kete rast qarku nuk punon si numerator. Duke lidhur “Space” me Vdd bejme te mundur qe clear te jete gjithmone 1. Ne kete rast qarku punon si numeror. Pra, qe qarku te punoje si numeruesi duhet te jete ne gjendjen “HIGH”. |

Për funksionimin si numrator paraqisni në figurë rezultatin e simulimit të mësipërm.

|  |
| --- |
|  |

Me të dhënat e paraqitura nga analiza e mësipërme plotësoni tabelën me gjendjet “1” ose “0”:

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Perioda e CLK Nr. | CLRnot | Q0 | Q1 | Q2 | Numërimi dhjetor |
| 1 | 1 | 0 | 0 | 0 | 0 |
| 2 | 1 | 1 | 0 | 0 | 1 |
| 3 | 1 | 0 | 1 | 0 | 2 |
| 4 | 1 | 1 | 1 | 0 | 3 |
| 5 | 1 | 0 | 0 | 1 | 4 |
| 6 | 1 | 1 | 0 | 1 | 5 |
| 7 | 1 | 0 | 1 | 1 | 6 |
| 8 | 1 | 1 | 1 | 1 | 7 |

Nga kjo analizë vlerësoni nëse numërimi është në rritje (*up-counter*) apo në zbritje (*down-counter*). Flip-Flop-ët e përdorur janë *positive-edge* apo *negative-edge*? Përcaktoni midis Q0, Q1 dhe Q2 se cila nga daljet është MSB dhe cila LSB. Argumentoni përgjigjet tuaja.

|  |
| --- |
| Nga rezultatet qe morem vem re se numerimi eshte ne rritje (up-counter). Flip-Flop-et e perdorur jane negative-edge, kjo pasi ndryshimi nga 1 -> 0 ben qe dalja Q0 te ndryshoje gjendje. LSB eshte Q0 dhe MSB eshte Q2, te cilet percaktohen nga bit ii fundit i cili eshte me i rendesishmi |

# Efekti valëzues (*ripple*)

Në këtë paragraf do të analizojmë efektin valëzues të aktivizimeve të Flip-Flop-eve.

Përdorni oshiloskopin me katër kanale për të analizuar sinjalin *CLKin* në hyrje dhe të tre daljeve Q0, Q1 dhe Q2.

Simulate -> Analyses and Simulation -> Interactive -> Run

Konfiguroni oshiloskopin si:

* Timebase: 2ms/Div
* Channel\_A -> Scale: 10V/Div; Y pos.(Div): 1; Channel\_B -> Scale: 10V/Div; Y pos.(Div): 0; Channel\_C -> Scale: 10V/Div; Y pos.(Div): -1; Channel\_D -> Scale: 10V/Div; Y pos.(Div): -2;

Paraqisni grafikun e oshiloskopit ku të dallohen qartë të paktën 10 perioda dë sinjalit CLKin.

|  |
| --- |
|  |

Grafikun e mësipërm zmadhojeni në fund të periodës së tetë, ku të tre daljet (Q0, Q1, Q2) të kenë komutuar nga gjendja “1” në “0”. Zmadhoni grafikun me një diapazon 500ns (±250ns) rreth çastit të këtij komutimi të sinjalit *CLKin*. Në këtë mënyrë duhet të dalloni efektin valëzues (kohë-vonesa të sinjalit nga njëri FF në tjetrin). Këtë rezultat paraqiteni në figurë.

|  |
| --- |
|  |

Interpretoni rezultatin e paraqitur, matni kohë-vonesën e sinjalit në dalje të secilit FF kundrejt hyrjes së tijë në terminalin CLK përkatës. Këtë rezultat paraqiteni në tabelë dhe krahasojeni me atë të datasheet-it të prodhuesit të marrë si referencë.

|  |  |  |
| --- | --- | --- |
| CLK në Q | tPHL (matur) | tPHL (datasheet) |
| CLKin -> Q0 | 37.718ns | 38ns |
| Q0 -> Q1 | 37.718ns | 38ns |
| Q1 -> Q2 | 37.785ns | 38ns |
| CLKin -> Q2 | 112.957ns | - |

Interpretoni rezultatin dhe jepni një shpjegim të motivit të këtij valëzimi.

|  |
| --- |
| Kur sinjali kohezues arrin ne Flip-Flop-in e fundit verejme nje kohe vonese si pasoje e perhapjes se tij ne te gjitha Flip-Flop-et parandjekes. Efekti i ndryshimit te clock ndijohet ne fillim nga Flip-Flop-i i pare, pastaj pas nje kohe vonese, te barabarte me ate qe i duhet clock-ut per te pershkruar Flip-Flop-in, ndryshimi ndijohet nga Flip-Flopi i dyte. Kjo perseritet deri sa te arrihet ne Flip-Flopin e fundit. |

# Frekuenca maksimale e operimit

Referuar datasheet-it të FF, në veçanti parametrit *tw* (*Minimum Pulse Width, Clock*) si dhe matjeve të kryera në paragrafin 3, përcaktoni një frekuencë maksimale të operimit korrekt si në numrator të këtij qarku.

Nga pritshmëria teorike, bëni analizën për frekuenca të ndryshme të sinjalit CLK dhe në veçanti për rastet: a) *fCLK* = 50MHz; b) *fCLK* = 20MHz.

Simulate -> Analyses and Simulation -> Interactive -> Run

Konfiguroni oshiloskopin si:

* Timebase: 100ns/Div
* Channel\_A -> Scale: 10V/Div; Y pos.(Div): 1; Channel\_B -> Scale: 10V/Div; Y pos.(Div): 0; Channel\_C -> Scale: 10V/Div; Y pos.(Div): -1; Channel\_D -> Scale: 10V/Div; Y pos.(Div): -2;

Matjet me oshiloskop për këto dy raste për të paktën 16 perioda të sinjalit CLKin i jepni më poshtë.

|  |  |
| --- | --- |
|  |  |
| a) *fCLK* = 50MHz | b) *fCLK* = 20MHz |

Interpretoni rezultatin e paraqitur në dy figurat më sipër dhe shpjegoni rëndësinë e efektit valëzues në frekuenca të larta, sidomos në rastin b.

|  |
| --- |
| Dihet qe fmax=1/(N\*tpd)  Ne rastin tone frekuenca maksimale eshte fmax=20MHz, e pare kjo nga datasheet-i perkates. Pas ketyre frekuencave, pra me te medha se 20MHz, qarku nuk do te punoje me si numerues |

# Numrator modul

Qarkun e paraqitur në figurën 1, modifikojeni duke shtuar një portë NAND si në figurën 2. Për këtë konfigurim vlerësoni sa është moduli i numërimit, si dhe kombinimin e hyrjeve përkatëse të portës NAND që aktivizojnë komandën reset.



Fig. 2: Numrator asinkron me komandë reset për të kufizuar numërimin

Simulate -> Analyses and Simulation -> Transient -> “Zgjedhja e parametrave si më poshtë” -> Run

* Analysis parameters -> Start time: 0; End time: 0.01
* Output -> Selected variables for analysis: -> Digital graph: -> D(du3.1clk); D(du3.1q); D(du3.2q); D(du4.1q); D(clrnot)

Në figurën më poshtë paraqisni rezultatin e këtij simulimi.

|  |
| --- |
|  |

Me të dhënat e paraqitura nga analiza e mësipërme plotësoni tabelën:

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Perioda e CLK Nr. | CLRnot | Q0 | Q1 | Q2 | Numërimi dhjetor |
| 1 | 1 | 0 | 0 | 0 | 0 |
| 2 | 1 | 1 | 0 | 0 | 1 |
| 3 | 1 | 0 | 1 | 0 | 2 |
| 4 | 1 | 1 | 1 | 0 | 3 |
| 5 | 1 | 0 | 0 | 1 | 4 |
| 6 | 1 | 0 | 0 | 0 | 0 |
| 7 | 1 | 1 | 0 | 0 | 1 |
| 8 | 1 | 0 | 1 | 0 | 2 |

Nga analiza e grafikut të paraqitur më sipër, bëni një zmadhim të tijë rreth çastit kohor të aktivizimit të komandës *CLEAR* derisa të duket qartë forma e sinjalit aktivizues. Rezultatin paraqiteni në figurën më poshtë.

|  |
| --- |
|  |

Nga analiza e këtyre grafikëve si dhe tabelës më sipër, përcaktoni modulin e këtij konfigurimi dhe gjendjen binare mbas së cilës numratori fillon numërimin nga fillimi. Jepni gjithashtu edhe gjëndjet binare në dalje, të cilat anashkalohen nga numërimi. Ekziston një gjëndje e cila edhe pse anashkalohet nga numërimi, ndodh për një çast të shkurtër kohor? Cila është ajo?

|  |
| --- |
| Moduli i numeratorit eshte:  2n=23=8 gjendje (ne kete rast kemi 3 Flip-Flop-e)  Per gjendjen binare (000) do te fillojm numerimin nga fillimi. Gjendjen binare qe anashkalohen nga numerimi jane (100) dhe (101). (100) eshte gjendja qe ndodh per nje cast te shkurter kohor. |

# Përfundime

Përshkruani shkurtimisht pikat kyçe të këtij laboratori dhe të rezultateve të marra.

|  |
| --- |
| Ne kete laborator vume re:   1. Kur celesin “Space”e lidhem me token te gjitha daljet na rezultuan 0, ndersa kur e lidhem me VDD qarku funkisonoi si numerator. 2. Numeratoret qe u perdoren ishin up-counter dhe negativ edge, sepse ndryshimi i clock nga 1 -> 0 sjell ndryshimin e Q0 3. Numeratori ka efekt valezimi nga kohevonesa e kalimit te sinjalit clock nga njeri Flip-Flop tek tjetri. 4. Per frekuenca me te medha se frekuenca maksimale qarku nuk funksionon si numerator. |

# Referenca:

1. A. S. Sedra, K. C. Smith, Microelectronic Circuits, 7th Edition, Oxford University Press, 2014
2. A. Rakipi, E. Agastra, “Sistemet Elektronike – Konspekte Leksionesh”, FTI-UPT, 2020
3. E. Agastra, A. Rakipi, “Sistemet Elektronike – Ushtrime të zgjidhura”, FTI-UPT, 2020
4. Datasheet FF-JK 74HC76 (12.05.2020: http://www.om3bc.com/datasheets/74HC76.PDF)

1. http://www.om3bc.com/datasheets/74HC76.PDF [↑](#footnote-ref-1)
2. D(du3.1clk) = sinjali CLK në FF e parë; D(du3.1q) = dalja Q0; D(du3.2q) = Dalja Q1; D(du4.1q) = Dalja Q2; D(du3.not1clr) = sinjali CLR [↑](#footnote-ref-2)